

 UNIVERSIDAD NACIONAL DE CÓRDOBA Facultad de Ciencias Exactas, Físicas y Naturales República Argentina	Programa de: <h2 style="text-align: center;">Procesamiento Digital de Señales</h2> Código: 7250																
Carrera: <i>Ingeniería Electrónica</i> Escuela: <i>Ingeniería Electrónica y Computación</i> Departamento: <i>Electrónica</i>	<table border="0" style="width: 100%;"> <tr> <td>Plan:</td> <td style="text-align: right;">281-05</td> <td>Puntos:</td> <td style="text-align: right;">3</td> </tr> <tr> <td>Carga Horaria:</td> <td style="text-align: right;">72</td> <td>Hs. Semanales:</td> <td style="text-align: right;">4.5</td> </tr> <tr> <td>Semestre:</td> <td style="text-align: right;"><i>Décimo</i></td> <td>Año:</td> <td style="text-align: right;"><i>Quinto</i></td> </tr> <tr> <td>Carácter:</td> <td style="text-align: right;"><i>Optativa</i></td> <td>Bloque:</td> <td style="text-align: right;"><i>Tecnologías Aplicadas</i></td> </tr> </table>	Plan:	281-05	Puntos:	3	Carga Horaria:	72	Hs. Semanales:	4.5	Semestre:	<i>Décimo</i>	Año:	<i>Quinto</i>	Carácter:	<i>Optativa</i>	Bloque:	<i>Tecnologías Aplicadas</i>
Plan:	281-05	Puntos:	3														
Carga Horaria:	72	Hs. Semanales:	4.5														
Semestre:	<i>Décimo</i>	Año:	<i>Quinto</i>														
Carácter:	<i>Optativa</i>	Bloque:	<i>Tecnologías Aplicadas</i>														
Objetivos: <ol style="list-style-type: none"> 1. <i>Comprender los conceptos básicos de la disciplina de Procesamiento Digital de Señales y las estructuras lógicas asociadas para su implementación.</i> 2. <i>Entender los distintos métodos de diseño que se aplican en el Procesamiento Digital de Señales.</i> 3. <i>Adquirir herramientas para plantear la construcción de sistemas que posean alguna etapa de procesamiento de señales.</i> 4. <i>Adquirir la habilidad de aplicar criterios de diseño en base a los conocimientos adquiridos.</i> 5. <i>Obtener una visión de los conceptos y arquitecturas actuales de los Procesadores Digitales de Señales o los dispositivos integrados de Procesamiento Digital de Señales.</i> 																	
Programa Sintético: <p><i>Unidad 1: Introducción y Conceptos Generales.</i></p> <p><i>Unidad 2: Técnicas de Administración de Datos</i></p> <p><i>Unidad 3: Proceso Básico y Filtrado</i></p> <p><i>Unidad 4: Arquitectura de DSP familia DSP56800</i></p> <p><i>Unidad 5: Programación Embebida de DSP</i></p> <p><i>Unidad 6: Transformadas y sus aplicaciones</i></p> <p><i>Unidad 7: Procesamiento de Audio</i></p>																	
Programa Analítico: de foja 2 a foja 7																	
Programa Combinado de Examen (si corresponde): de foja a foja .																	
Bibliografía: de foja 7 a foja 7																	
Correlativas Obligatorias: <i>Teoría de Señales y Electrónica Digital III</i>																	
Correlativas Aconsejadas:																	
Rige: 2005																	
Aprobado HCD, Res. 383-HCD-2006 y Res. HCS 418 Fecha: 19-05-2006	Sustituye al aprobado por Res.: 500-HCD-2005 Fecha: 02-09-2005																
El Secretario Académico de la Facultad de Ciencias Exactas, Físicas y Naturales (UNC) certifica que el programa está aprobado por el (los) número(s) y fecha(s) que anteceden. Córdoba, / / .																	
Carece de validez sin la certificación de la Secretaría Académica:																	

LINEAMIENTOS GENERALES

Procesamiento Digital de Señales se inserta en el quinto año de la carrera de Ingeniería Electrónica. Los contenidos de la asignatura han sido seleccionados teniendo en cuenta el perfil del egresado de esta Carrera, que tendrá amplios conocimientos de electrónica en general, telecomunicaciones, sistemas de control y computación como así también de arquitectura y redes de computadoras.

En concordancia con el perfil del futuro profesional esta asignatura aportará, los principios del procesamiento digital de señales y la aplicabilidad de los mismos, a partir del reconocimiento de aquellas arquitecturas actuales de los Procesadores Digitales de Señales o los dispositivos integrados de Procesamiento Digital de Señales. El conocimiento de las arquitecturas actuales de los Procesadores Digitales de Señales, provee las bases necesarias para el desarrollo de etapas específicas de Procesamiento Digital de Señal presentes en distintas tecnologías y aplicables en las distintas áreas de la ingeniería.

La enseñanza se realizará partiendo de lo general a lo particular y de lo simple a lo complejo, para lograr una adecuada apropiación del conocimiento por parte del educando, no solo desde un punto de vista teórico, sino también desde la perspectiva de la práctica. El estudiante abordará cada situación de enseñanza-aprendizaje como un participante activo de este proceso. Este curso se desarrolla a través de diferentes estrategias que ponen en juego contenidos que serán trabajados en una permanente interrelación. La interacción alumno-alumno será permanentemente estimulada, ante la necesidad de promover sus futuras vinculaciones profesionales interdisciplinarias, como así también las de carácter multidisciplinario, para el mejoramiento de los sistemas tecnológicos.

Propósitos del curso

- Sintetizar los conceptos fundamentales acerca del Procesamiento Digital de Señales a nivel para alumnos de la carrera de Ingeniería Electrónica.
- Seleccionar de las distintas herramientas matemáticas presentes en esta disciplina, aquellas elementales y programables, en los procesadores digitales de señales de la familia Motorola – Freescale.
- Ofrecer situaciones problemáticas de trabajo que permitan aplicar cada uno de los puntos enunciados anteriormente.
- Fomentar la responsabilidad y participación del alumno en su propio proceso de aprendizaje.
- Habilitarlo para trabajar en el campo de implementación de aplicaciones con DSP en la vida real con las últimas herramientas del mercado logrando así desarrollos de soluciones innovadoras y de avanzada.

Objetivos

Son objetivos específicos de la asignatura que el alumno comprenda:

- a) Cómo identificar la arquitectura conveniente del Procesador Digital de Señal a partir de modelos de diseño, consideraciones técnicas y áreas de aplicación.
- b) Que la complejidad y aplicabilidad de las etapas de Procesamiento Digital de Señales depende de las arquitecturas específicas de los Procesadores Digitales de Señal.
- c) Que se inserte en el mundo de la industria con capacidad de proponer nuevos diseños e implementaciones.

Para ello el alumno deberá:

- a) Interpretar los conceptos del procesamiento digital de señales
- b) Conocer la arquitectura de la familia de DSP que se basa el curso
- c) Conocer la herramienta de desarrollo tanto el compilador como la placa de evaluación.
- d) Realizar los prácticos con las placas de evaluación para reafirmar los conceptos teóricos y afirmar la metodología de diseño

METODOLOGÍA

Las etapas de construcción y elaboración de conocimientos son sustentadas mediante la exposición dialogada como estrategia didáctica y el empleo de proyección de diapositivas, filminas, pizarrón y hojas de datos, notas de aplicaciones de los fabricantes de los DSP

La fase de ejercitación y aplicación de los contenidos de la signatura, se fundamenta tanto en el desarrollo teórico como en el práctico del presente curso. En estas instancias el trabajo individual y grupal, permite la conformación de ideas y el establecimiento de relaciones entre el conocimiento adquirido y situaciones nuevas planteadas desde otras problemáticas de la misma disciplina.

Para generar hábitos de autoaprendizaje se utilizan como materiales didácticos como webinar del fabricante para que los estudiantes estén actualizados debido a la dinámica del tema.

Las actividades de laboratorio, le permitirá al alumno una mejor comprensión de los temas tratados en las clases teóricas y obtener conclusiones

Modalidad de dictado: Clases Teóricas, Trabajos Prácticos, Trabajo Integrador 2 Parciales, Recuperación de 1 Parcial, Mesas de Discusión y Horarios de Consulta.

Duración del dictado de la Asignatura: 15 semanas.

Carga horaria total: 72 horas

Carga horaria semanal: 4,50 h semanales.

Frecuencia: una vez por semana 4.5 h por día.

Régimen de dictado: Cuatrimestral. 2do. Cuatrimestre del año.

FORMA DE EVALUACION

- Integración y rendimiento en las clases Teórico-Prácticas. Concepto.
- Dos Parciales con evaluación tipo opción múltiple y respuesta ampliada, al final de la primera y segunda mitad del curso. Incluyen temas estudiados en dichos lapsos.
- Requisitos de regularidad: 80 % de asistencia a las clases teóricas, parciales aprobados, con una recuperación. Los exámenes parciales se califican en una escala de 0 a 10 puntos. La aprobación exige un mínimo de 7 puntos. Sólo la aprobación de ambos exámenes parciales habilita a rendir el examen final como alumno regular.
- Promoción total de la Asignatura: Se eximirá del examen final todo alumno que obtenga 7 puntos o más en cada uno de los parciales.
- Examen Final: Se realiza al fin del ciclo lectivo. Se toma un examen teórico escrito sobre la totalidad de las Unidades del Programa de la Asignatura.
- Se realizará un trabajo integrador final de la materia y de acuerdo al alcance y envergadura del mismo se lo puede considerar como reemplazo de parciales analizándose en cada caso.

PROGRAMA ANALITICO

UNIDAD 1: INTRODUCCIÓN Y CONCEPTOS GENERALES.

Diagrama de un proceso digital de señales , arquitectura de un DSP tomando como referencia el Core de la familia DSP 56800 de Freescale

UNIDAD 2: TÉCNICAS DE ADMINISTRACIÓN DE DATOS

representación numérica dentro de un core DSP, aritmética fraccional, aritmética entera, aritmética con signo, aritmética flotante. Registros y representación interna de una implementación específica Core DSP56800.

UNIDAD 3: PROCESO BÁSICO Y FILTRADO

Filtros FIR , Filtros IIR, Modelos de implementación, ventaneo, filtros adaptivos, LMS, RLS.

UNIDAD 4: ARQUITECTURA DE DSP FAMILIA DSP56800

Revisión de los periféricos de la arquitectura de la familia DSP56800, ADC, QuAD Timer, Decoder, SPI, SCI, I2C, ESSI, DMA, Memory, etc.

UNIDAD 5: PROGRAMACIÓN EMBEBIDA DE DSP

Conceptos de programación embebida dentro del entorno de desarrollo de la familia DSP56800, Manejo de proyecto, Depuración de programas.

UNIDAD 6: TRANSFORMADAS Y SUS APLICACIONES

DFT, FFT, implementación y sus aplicaciones.

UNIDAD 7: PROCESAMIENTO DE AUDIO

ESSI, DMA, CODEC y algoritmos asociados.

ACTIVIDADES PRACTICAS Y/O DE LABORATORIO

Objetivos

- Otorgar a los estudiantes un medio para la mejor interpretación de los digital de señales sentando las bases cognitivas para su posterior aplicación en su práctica profesional.
- Conceder un papel activo a los estudiantes en su proceso de aprendizaje con la finalidad que logren conceptualizar sus propias actividades reduciendo así las distancias entre la teoría y la práctica
- Habilitarlo para trabajar en el campo de implementación de aplicaciones con DSP en la vida real con las últimas herramientas del mercado logrando así desarrollos de soluciones innovadoras y de avanzada.

Propuesta metodológica

El plantel docente confeccionará una Guía de Trabajo Práctico que será entregada a los alumnos con una semana de anticipación a la actividad correspondiente.

Toda guía constará de los siguientes elementos considerados de suma importancia para facilitar al estudiante la apropiación del saber. En primer lugar se expondrán los objetivos del trabajo práctico, solicitándole al estudiante que lea atentamente los mismos, con el fin de otorgarle una idea en conjunto de la

presente actividad. A continuación se detallarán las actividades y protocolos experimentales a realizarse durante la actividad práctica.

Laboratorio #1

Muestreo con DSP56805

Objetivo:

Manejar el modulo del conversor A/D integrado de los DSP de la familia 568XX.

Descripción:

Realizar un programa aplicativo que sea capaz de digitalizar el canal 0 del modulo A del A/D del DSP 56805 a distintas velocidades de muestreo, las velocidades requeridas son 8K/S, 16K/S, 22K/S, 44K/S y 48K/S. Los cambios de las velocidades de muestreo serán cambiadas con la tecla de IRQA en forma de un buffer circular. Y con la tecla de IRQB se habilitara la adquisición o se parara la misma (Run/Stop). Los valores adquiridos serán almacenados en memoria en un buffer circular de 512 muestras.

Presentación:

Una carpeta conteniendo lo siguiente:

Diagrama de diseño de la aplicación
Código fuente de la misma con todo el proyecto en CW.
CD con toda la información en medio digital.
Mostrar el programa corriendo.

Laboratorio #2

FIR Filtering con DSP56805

Objetivo:

Realizar Diseños e Implementación de filtros FIR usando procesamiento de Bloque y de Muestras simples.

Descripción:

Realizar un programa aplicativo que sea capaz de aplicar un filtro FIR a un buffer de memoria de 512 muestras, que es adquirido con el Laboratorio #1 teniendo en cuenta los cambios de velocidades de muestreo. Con la tecla de IRQB se habilitara la aplicación del filtro o se hace bypass del filtro a un buffer de salida distinto del buffer de entrada. Graficar dentro de CW ambos buffer y comparar los resultados.

Requerimientos de los filtros:

Pasa Bajos: $F_c=3600\text{Hz}$ $A_{\text{stop}}=60\text{db}$

Pasa Altos: $F_c=35\text{ Hz}$ $A_{\text{stop}}=60\text{db}$

Pasa Banda $F_{c1}=35\text{Hz}$, $F_{c2}=3500\text{Hz}$ $A_{\text{stop}}=60\text{db}$

Elimina Banda $F_r=50\text{ Hz}$ $B_w=10\text{ Hz}$ $A_{\text{stop}}=40\text{db}$

Presentación:

Una carpeta conteniendo lo siguiente:

Diagrama de diseño de la aplicación
Código fuente de la misma con todo el proyecto en CW.
CD con toda la información en medio digital.

Mostrar el programa corriendo.

Laboratorio #3

FFT con DSP56805

Objetivo:

Realizar la Implementación de la Transformada Rápida de Fourier de 512 Muestras

Descripción:

Realizar un programa aplicativo que sea capaz de aplicar un filtro la FFT a un buffer de memoria de 512 muestras, que es adquirido con el Laboratorio #1 teniendo en cuenta los cambios de velocidades de muestreo. Con la tecla de IRQB se habilitara la aplicación de la FFT o se hace bypass de la misma a un buffer de salida distinto del buffer de entrada. Transmitir este buffer por el puerto serie y graficar en la PC con alguna aplicación el espectro obtenido.

Presentación:

Una carpeta conteniendo lo siguiente:

Diagrama de diseño de la aplicación
Código fuente de la misma con todo el proyecto en CW.
CD con toda la información en medio digital.
Mostrar el programa corriendo.

Laboratorio #4

FFT con DSP56805

Objetivo:

Realizar la Implementación de un filtro adoptivo para la eliminación de ruido de una señal de 1KHz como base usando técnicas de LMS y RLS.

Descripción:

Realizar un programa aplicativo que sea capaz de aplicar un filtro adaptivo al buffer de 512 muestras, que es adquirido con el Laboratorio #1 teniendo en cuenta los cambios de velocidades de muestreo. Con la tecla de IRQB se habilitara la aplicación del filtro o se hace by-pass de la misma a un buffer de salida distinto del buffer de entrada además con IRQA se cambia el tipo de filtro adaptivo. Transmitir este buffer por el puerto serie y graficar en la PC con alguna aplicación el espectro obtenido.

Presentación:

Una carpeta conteniendo lo siguiente:

Diagrama de diseño de la aplicación
Código fuente de la misma con todo el proyecto en CW.
CD con toda la información en medio digital.
Mostrar el programa corriendo.

DISTRIBUCIÓN DE LA CARGA HORARIA

DEDICADA POR EL ALUMNO EN CLASE

ACTIVIDAD	HORAS
TEÓRICO	32
FORMACIÓN EXPERIMENTAL DE LABORATORIO	16
FORMACIÓN EXPERIMENTAL DE CAMPO	0
RESOLUCIÓN DE PROBLEMAS	8
PROYECTO Y DISEÑO	16
TOTAL DE LA CARGA HORARIA	72

DEDICADA POR EL ALUMNO FUERA DE CLASE

ACTIVIDAD	HORAS
TEÓRICO	64
FORMACIÓN EXPERIMENTAL DE LABORATORIO	32
FORMACIÓN EXPERIMENTAL DE CAMPO	
RESOLUCIÓN DE PROBLEMAS	32
PROYECTO Y DISEÑO	64
TOTAL DE LA CARGA HORARIA	192

BIBLIOGRAFÍA

- Discrete Time Signal Processing – Second Edition – Alan V. Oppenheim - Ronal Schafer – John Buck
- DSP Primer - First Edition - Britton Rorabaugh
- DSP56800 Family Manual – FreeScale Semiconductor
- DSP56800 User's Manual – FreeScale Semiconductor
- DSP56805EVM User's Manual – FreeScale Semiconductor.